



TK Capital Group
德肯資產管理股份有限公司

德肯投資研究報告

中國 EDA 行業投資機遇

2026 年 6 月

TK Capital Group

德肯資產管理股份有限公司

德肯投資研究報告 — 中國 EDA 行業投資機遇

在 2026 下半年至 2028 年，A 股 EDA 半導體最值得關注的投資機會集中於國產替代需求最迫切的製造類 EDA（DTCO）與具備「換道超車」潛力的 Chiplet/3DIC 協同設計兩大細分賽道。其中，概倫電子憑藉其在器件建模領域已獲臺積電 3nm 認證的全球競爭力（全球市佔率 26%），成為最具潛力的破局者。公司正通過併購整合，從單一工具商向「EDA+IP」一站式平臺躍遷，其長線格局與市值空間高度依賴此戰略協同效應的實現。儘管國際三巨頭（Synopsys, Cadence, Siemens EDA）憑藉「全流程+IP」生態佔據全球 74% 的份額，但中國 EDA 廠商在國產替代政策與 AI/HPC 等新興需求拉動下正加速崛起，機構配置亦高度聚焦於該高增長賽道。

目录

1. 2026-2028 年中國 EDA 行業核心驅動力與宏觀環境.....	4
1.1 政策環境：國產替代剛性要求與“國貨國用”導向.....	4
1.2 需求拉動：AI、HPC、Chiplet 與汽車電子等新興應用.....	4
1.3 市場規模與增長預測：全球視野與中國加速度.....	4
2. 數字芯片設計全流程 EDA：國產替代的核心攻堅區.....	6
簽核與驗證工具：當前最大的技術短板與突破點.....	6
布局布線工具：邁向先進製程的關鍵.....	6
3. 製造類 EDA 與先進製程支持：國產化率提升的下一站.....	8
3.1 OPC 與計算光刻：支撐先進工藝節點的基石.....	8
3.2 器件建模與 PDK：連接設計與製造的橋梁.....	8
4. Chiplet/3DIC 相關 EDA 工具：後摩爾時代的新增長極.....	10
4.1 Chiplet 技術驅動 EDA 需求範式轉移.....	10
4.2 國產廠商在新興賽道的布局與機遇.....	10
5. 模擬/射頻及平板顯示電路 EDA：國產化率先突破的領域.....	12
國產化成熟度與技術壁壘.....	12
華大九天：全流程覆蓋的絕對龍頭.....	13
6. 中國主要 EDA 公司技術優勢與市場地位對比.....	14
7. 國際競爭格局：三巨頭與國內企業的实力對比.....	16
全球壟斷格局與技術壁壘.....	16
財務實力與商業模式對比.....	16
中國市場策略與競爭態勢演變.....	17
8. 概倫電子深度分析：技術、長線格局與市值.....	19
8.1 核心技術優勢與產品矩陣.....	19
8.2 發展戰略與長線投資價值.....	19
8.3 財務表現與市值分析.....	20
9. 機構配置比例、市場情緒與風險因素.....	22
機構配置與市場情緒：共識聚焦龍頭，外資回流科技賽道.....	22
核心風險因素：高投入長周期的行業共性與個體差異.....	22
10. 核心結論與投資策略：聚焦單點破局者，把握生態整合機遇.....	24
10.1 核心趨勢：國產替代進入攻堅期，結構性機遇凸顯.....	24
10.2 投資邏輯演變：從“全流程覆蓋”到“單點突破與生態整合”.....	24
10.3 賽道與標的分析：概倫電子——具備全球競爭力的破局者.....	24
10.4 2026-2028 年 A 股 EDA 投資策略與建議.....	25

1. 2026-2028 年中國 EDA 行業核心驅動力與宏觀環境

2026 下半年至 2028 年，中國 EDA 行業的增長將由供應鏈安全的內生需求與 AI/Chiplet 等新興應用的技術拉動共同驅動，展現出顯著高於全球市場的「中國加速度」。

1.1 政策環境：國產替代剛性要求與「國貨國用」導向

美國對華半導體產業的持續施壓，特別是 2025 年 5 月針對 7nm 以下先進制程 EDA 工具的出口管制，雖在同年 7 月部分放開，但仍在核心技術領域形成嚴格封鎖，這從外部催化了國產替代的緊迫性。國家層面將 EDA 視為集成電路產業的戰略基礎支柱，通過「大基金三期」等重點扶持政策與「國貨國用」的指導方針，為本土 EDA 企業創造了確定性的市場準入和成長空間。這一系列舉措正系統性地重塑行業的資金、人才與生態，推動國產 EDA 從過去的商業軟體賽道，轉變為保障數字經濟安全運行的核心基礎設施。

1.2 需求拉動：AI、HPC、Chiplet 與汽車電子等新興應用

下游應用的技術變革正成為驅動 EDA 需求增長的核心引擎，其拉動效應已超越傳統晶片設計周期。

- **AI 與高性能計算 (AI/HPC)：** AI 晶片設計的複雜度呈指數級增長，單顆 GPU 晶片的 EDA 工具投入較傳統晶片提升 3 倍以上。這直接拉動了對高性能仿真、驗證和物理設計工具的需求。
- **Chiplet 異構集成：** 作為後摩爾時代的關鍵技術，Chiplet 的普及催生了全新的 EDA 工具需求，特別是在異構集成仿真與先進封裝設計領域，相關工具銷售額正以每年 28% 的速度高速增長。
- **汽車電子：** 自動駕駛和智能座艙的演進，對晶片的可靠性與壽命提出更高要求，帶動了車規級晶片設計 EDA 工具的需求，年增長率預計超過 20%。
- **先進工藝節點：** 隨著工藝向 7nm 及以下演進，EDA 工具在設計成本中的佔比已超過 40%，且這一比例在 2026 年將繼續提升，成為晶圓廠和設計公司無法迴避的核心開支。

1.3 市場規模與增長預測：全球視野與中國加速度

全球 EDA 市場預計將保持穩健增長，而中國市場憑藉其高增速和不斷提升的國產化率，已成為全球增長的核心貢獻者。

- **全球市場規模：** 2025 年全球 EDA 市場規模預計在 152 億至 168.5 億美元之間，2026 年將達到 183 億至 185 億美元。展望 2028 年，市場預計達到 215.6 億美元（基於 ESD Alliance 路徑），而更樂觀的預測則認為市場規模將在 2033 年達到 345 億美元（複合年增長率 9.3% 路徑）。
- **中國市場規模與增速：** 2025 年中國 EDA 市場規模預計為 184.9 億至 193 億元人民幣，顯著高於全球增速。到 2026 年，市場規模預計增至 222 億元人民幣，2025 至 2030 年期間的複合年增長率（CAGR）有望超過 12%，遠超全球約 7.5% 的平均水平。
- **市場份額與國產化率：** 中國 EDA 市場佔全球份額持續提升，2025 年已達到 18.1%。國產化進程更是突飛猛進，國產化率從 2020 年的 8% 提升至 2025 年的 23%，並在 2026 年成功突破 15% 的區間。在模擬電路等已實現技術突破的領域，國產化率更是超過 30%，顯示出本土廠商強大的市場滲透能力。

2. 數字晶片設計全流程 EDA：國產替代的核心攻堅區

數字晶片設計全流程 EDA 是中國半導體產業鏈自主化進程中技術壁壘最高、國產化率最低，因而也是最具戰略價值的攻堅環節。

當前國產 EDA 在模擬電路領域已基本實現全流程貫通，但在決定 CPU、GPU 等大算力晶片成敗的數字設計領域，國產化率仍不足 15%。尤其在硬體仿真、功能驗證等高端環節，國內市場幾乎完全依賴新思科技（Synopsys）和楷登電子（Cadence）等國際巨頭。華大九天等國內廠商雖已實現數字 EDA 工具近 80% 的覆蓋率，但這更多指向前端設計和邏輯綜合等環節，真正的短板集中在晶片流片前的最後關卡——籤核（Sign-off）與驗證。

籤核與驗證工具：當前最大的技術短板與突破點

籤核與驗證是確保超大規模晶片設計正確性與製造可行性的最終防線，一旦出錯，可能導致數千萬美元的流片損失。國際巨頭在此領域構築了極高的生態壁壘，其工具的性能與可靠性根植於全球頂尖工藝和設計案例的長期迭代。國產工具在此領域的突破，不僅是技術算法的追趕，更是對固有生態的挑戰。

- **物理驗證**：作為籤核流程的基礎，物理驗證（DRC/LVS）負責檢查版圖是否符合製造規則。華大九天的 Argus 工具集已在國內頭部晶片企業的 28nm 工藝節點上獲得認證，為後續向更先進工藝演進奠定了基礎。
- **靜態時序分析（STA）**：這是時序籤核的核心，用於確保晶片在所有工況下都能滿足性能目標。華大九天推出的 HimaTime 工具，其時序計算精度已達到業界標杆水平，性能提升 30%，標誌著國產 EDA 在核心籤核環節實現了從無到有的跨越。
- **功能驗證**：這是數字流程中資源消耗最多的環節，涵蓋軟體仿真到硬體加速。
 - **硬體仿真**：合見工軟的 UniVista UVHP 硬體仿真器，作為國產自研產品，已可支持擴展至 460 億邏輯門的設計，性能達到行業主流水平。
 - **形式驗證**：芯華章的形式驗證工具已在客戶項目中實現驗證效率 59% 的提升，阿卡思微電子也推出了具備自主智慧財產權的形式驗證工具，在提升驗證自動化水平方面取得進展。

儘管在點工具上取得了顯著突破，但國內工具在支撐超大規模 SoC 設計的全流程協同與數據一致性方面，仍缺乏系統性驗證，這是當前國產替代推進中最常見的「卡點」。

布局布線工具：邁向先進位程的關鍵

布局布線（Place & Route）是將邏輯電路門級網錶轉化為物理版圖的核心步驟，其工具的性能直接決定了晶片的功耗、面積和時序，是支持 7nm 及以下先進位程的關鍵。在這一領域，國際巨頭憑藉其數十年的算法積累和與全球領先晶圓廠的深度綁定，形成了難以逾越的優勢。

- **國產布局**：華大九天已通過自主研發，在數字前端仿真、邏輯綜合、布局布線等關鍵環節實現了從無到有的跨越。這標誌著國產 EDA 拿到了進軍高端數字晶片市場的入場券，但要將工具打磨至足以支撐億門級複雜 SoC 設計的成熟度，仍需長期的工程實踐與算法迭代。

國產數字 EDA 的突圍路徑已清晰可見：一方面在籤核與驗證等最薄弱的環節集中攻堅，實現點上的突破；另一方面則通過自研與併購，逐步補全布局布線等關鍵環節，構建連貫的工具鏈。這種從「點狀突破」到「線狀串聯」的演進，為後續章節深入分析各公司的技術路徑與市場格局奠定了基礎。

3. 製造類 EDA 與先進制程支持：國產化率提升的下一站

製造類 EDA 是連接晶片設計與物理製造的咽喉要道，其國產化進程直接決定了中國先進制程的自主上限，是比設計類 EDA 更為嚴峻的「卡脖子」環節。

隨著國內晶圓廠在 14nm 及以下節點的產能擴張與技術探索，對製造類 EDA 工具的需求已從「可用」轉向「必需」。這類工具與工藝深度綁定，是提升良率、優化性能的核心，其技術壁壘極高，導致國產化率長期徘徊在 25% 左右的低位。2026-2028 年，這一領域將成為國產替代攻堅戰的焦點，其中，OPC（光學鄰近效應校正）與 TCAD（技術計算機輔助設計，含器件建模）是決定成敗的兩大技術製高點。

3.1 OPC 與計算光刻：支撐先進工藝節點的基石

OPC 是計算光刻的核心，它通過算法預先修正光刻掩膜版的圖形，以補償光學衍射效應在矽片上造成的畸變。隨著工藝節點進入 7nm 及更先進領域，OPC 的複雜度和計算量呈指數級增長，成為決定光刻成敗的關鍵步驟。該領域長期被 ASML 的 Brion 等國際巨頭壟斷，是國內實現先進制程突破的最大障礙之一。

技術突破：國內廠商中，**全芯智造** 已實現 14nm 工藝節點的 OPC 工具商用，標誌著國產 EDA 在核心製造環節取得了從 0 到 1 的突破。然而，與國際領先水平相比，國內工具在支持更先進節點（如 7nm/5nm）的算法精度、運算速度和全流程整合度上仍存在顯著差距，這是未來 2-3 年必須攻克的技术瓶頸。

3.2 器件建模與 PDK：連接設計與製造的橋梁

器件建模與 PDK（工藝設計套件）是晶片設計公司與晶圓廠之間的「通用語言」。器件建模工具通過精確的數學模型描述電晶體等半導體器件在不同工作狀態下的電學特性，PDK 則是將這些模型與設計規則、版圖信息等打包交付給設計公司的標準套件。其精度直接決定了晶片設計的成敗，是 EDA 產業鏈中技術壁壘最高的環節之一。

全球競爭力：概倫電子在此領域已建立起全球領先優勢。

- **市場地位：**其器件建模與驗證 EDA 工具在全球市場佔有率已達 26%，客戶覆蓋了全球前十大晶圓代工廠中的九家，包括臺積電、三星等頂級廠商。
- **先進制程支持：**公司的器件建模工具已通過臺積電 3nm 工藝認證，電路仿真工具 NanoSpice 也通過了三星 3/4nm 工藝認證，證明了其工具在最高端製造流程中的精度與可靠性已達到國際一流水平。

生態協同：華大九天則在 PDK 生態構建方面扮演關鍵角色。其 PDK 套件已覆蓋國內晶圓代工廠 70% 以上的工藝節點，為國內晶片設計公司提供了與本土製造工藝對接的標準化接口，是構建國產 EDA 生態閉環的重要基礎設施。

下表總結了國內主要廠商在製造類 EDA 關鍵環節的技術布局與進展：

技術環節	主要廠商	技術進展與市場地位	核心挑戰
OPC/計算光刻	全芯智造	已實現 14nm 工藝節點 OPC 工具的商用，是國內在該領域的先行者。	在 7nm 及以下節點的算法精度、速度與 ASML Brion 等國際巨頭存在差距，需要持續迭代與客戶驗證。
器件建模/TCAD	概倫電子	全球市佔率 26%，通過臺積電 3nm 認證，具備與國際巨頭直接競爭的實力。	需持續投入研發以跟進 2nm、GAA 等更先進的器件結構，並深化與設計類 EDA 工具的整合。
PDK 開發	華大九天	PDK 套件覆蓋國內晶圓廠超 70% 工藝節點，是	提升對先進工藝節點（7nm 及以下）PDK

德肯資產

技術環節	主要廠商	技術進展與市場地位	核心挑戰
		連接國內設計與製造環節的核心生態夥伴。	的自主開發能力，減少對國際巨頭技術文件的依賴。

概倫電子在器件建模領域的全球競爭力，不僅為其帶來了穩定的高端客戶群，更使其成為國內唯一能在製造最核心環節與國際巨頭直接對話的 EDA 公司，這種「底層滲透」模式構成了其獨特的護城河。

4. Chiplet/3DIC 相關 EDA 工具：後摩爾時代的新增長極

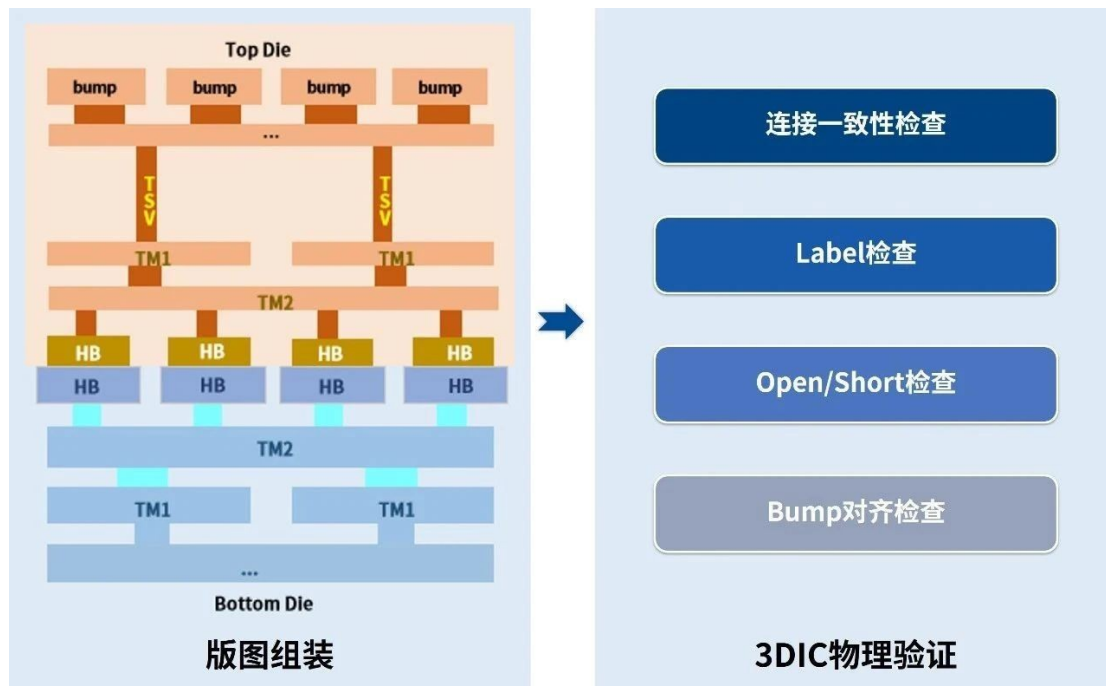
Chiplet/3DIC EDA 工具鏈是國產廠商在新興賽道實現架構級突破，並與國際巨頭爭奪系統級設計話語權的關鍵戰場。

4.1 Chiplet 技術驅動 EDA 需求範式轉移

隨著摩爾定律在物理層面逼近極限，通過製程微縮提升晶片性能的路徑已面臨瓶頸，Chiplet 異構集成成為後摩爾時代延續算力增長的核心技術趨勢。這一趨勢正從根本上改變晶片設計的邏輯，從追求單一裸晶（Die）的電晶體密度，轉向通過先進封裝技術將多個不同工藝、不同功能的裸晶進行系統級集成。這種設計範式的轉移，對 EDA 工具鏈提出了顛覆性的新需求，傳統上聚焦於單顆晶片設計的 EDA 流程已不足以應對系統級封裝的複雜性。

核心挑戰： Chiplet 設計流程引入了傳統 SoC 設計中未曾遇到的系統性難題。

- **協同設計缺失：** 缺乏統一平臺支持晶片設計與封裝設計的協同規劃，導致設計迭代效率低下。
- **多物理場耦合分析：** 在微小空間內集成多顆裸晶，帶來了嚴峻的電、熱、力多物理場耦合問題，傳統單點仿真工具無法進行系統級性能預測。
- **物理驗證複雜度劇增：** 涉及來自不同晶圓廠的多工藝節點，其設計規則檢查（DRC）與版圖對原理圖檢查（LVS）流程極其繁瑣，缺乏自動化解決方案。
- **布線效率瓶頸：** 2.5D/3D 封裝中的中介層（Interposer）布線規模已接近數字晶片，傳統手動或半自動布線方式無法滿足設計周期要求。



4.2 國產廠商在新興賽道的布局與機遇

Chiplet/3DIC 作為一個新興的 EDA 細分市場，其工具鏈尚在形成與演進中，這為國產廠商提供了避開傳統 EDA 領域固化的生態壁壘，實現「換道超車」的戰略機遇。國際三巨頭雖已推出相關平臺，但國內廠商憑藉對本土市場需求的快速響應和前瞻性布局，已在該領域取得初步進展。

國內主要參與者：

- **芯和半導體 (Xpedic)：** 國內專注於 Chiplet/3DIC 賽道的代表性企業，其核心優勢在於系統級與封裝級的射頻/高速仿真與分析。公司提供涵蓋晶片、封裝到系統的全鏈路仿真解決方案，其 3DIC Chiplet 多物理場仿真分析平臺已獲得國際頭部企業認可，並成為華大九天的戰略併購標的，旨在強化其在系統級 EDA 領域的綜合實力。
- **華大九天 (Empyrean)：** 作為國內 EDA 龍頭，華大九天已將先進封裝及 3DIC 設計 EDA 系統列為戰略發展方向。其推出的 Argus 3DIC 平臺旨在解決 Chiplet 設計中超大規模版圖和物理驗

德肯資產

證的瓶頸，並已通過國內頭部晶片企業的測試。通過收購芯和半導體，華大九天意圖快速構建從晶片到系統級的完整 EDA 解決方案，打破現有市場天花板。

市場潛力： Chiplet 相關 EDA 工具市場正處於高速增長期。隨著 AI、HPC 等應用對異構算力需求的爆發，相關工具銷售額年增長率預計高達 28%，成為 EDA 行業中增長最快的新增長極之一。



5. 模擬/射頻及平板顯示電路 EDA：國產化率先突破的領域

模擬、射頻及平板顯示電路 EDA 憑藉其相對標準化的設計流程和較早的產業布局，已成為國產 EDA 技術商業化最成熟、市場滲透率最高的領域，構築了國產替代的第一道堅實壁壘。

國產化成熟度與技術壁壘

該領域國產化率的成功突破，源於其技術特性與國內產業發展的階段性契合。相較於數字晶片設計對全流程高度協同和先進制程支持的嚴苛要求，模擬/射頻電路設計更依賴於設計人員的經驗與迭代，EDA 工具鏈相對獨立，為國產廠商提供了「單點突破」並逐步串聯成線的機會窗口。截至 2025 年，模擬電路設計 EDA 的國產化率已突破 40%，射頻電路與平板顯示電路設計工具的國產化率也超過 30%，顯著高於 EDA 行業整體水平。

核心優勢領域對比：模擬 vs. 射頻 vs. 平板顯示

細分領域	技術特點與設計挑戰	國產化核心突破點	市場滲透情況
模擬電路設計	設計流程高度依賴人工經驗，工具鏈相對固定，但對模型精度和仿真速度要求極高。	實現了從原理圖編輯、電路仿真到物理驗證的全流程覆蓋，解決了「能用」的問題。	國內市場滲透率最高，華大九天在該細分領域市場份額約 32%，已成為國內模擬晶片設計公司的首選之一。
射頻電路設計	高頻、非線性效應顯著，設計與工藝強相關，需與電磁場仿真等工具深度集成。	填補了國內射頻模型提取、原理圖編輯至電磁場仿真的全流程空白，但在高端毫米波設計工具的完備性上仍有提升空間。	已在主流射頻晶片設計中得到應用，但高端市場仍面臨國際工具的競爭。
平板顯示電路設計	特定應用領域，設計流程高度專業化，需處理大尺寸、高解析度面板的特殊物理效應。	實現了從光電器件建模、光學仿真到物理驗證的全套工具覆蓋，技術全球領先。	在國內顯示驅動晶片設計領域的市佔率超過 90%，幾乎形成壟斷地位。

華大九天：全流程覆蓋的絕對龍頭

華大九天憑藉其深厚的「熊貓系統」技術傳承和持續的高研發投入，在該領域構建了難以撼動的領先優勢，是國內唯一能夠提供模擬、射頻及平板顯示電路設計全流程 EDA 工具系統的廠商。

華大九天 (Empyrean)

- **模擬電路全流程 EDA**：該系統是國內模擬晶片設計的基石，覆蓋了從原理圖編輯（Empyrean Aether）、版圖設計到電路仿真（Empyrean ALPS）和物理驗證的完整流程。其電路仿真工具 ALPS 已獲得 4nm 先進工藝認證，能夠滿足國內頭部設計公司的需求。
- **射頻電路全流程 EDA**：作為國內唯一的射頻電路設計全流程解決方案，該系統集成了射頻模型提取、原理圖編輯、電磁場仿真等關鍵工具，有效支撐了 5G 等通信晶片的國產化進程。
- **平板顯示全流程 EDA**：該工具系統在全球處於領先地位，不僅在國內市場佔據絕對主導，其客戶還涵蓋了海外頂尖終端巨頭。新推出的智動化平臺 AndesFPD 能將異形 OLED 面板的設計周期從 4-6 周縮短至 1 周內，並提升良率 2%-5%，展現了強大的技術變現能力。

該領域的率先突破，不僅為華大九天等國內廠商提供了穩定的現金流和客戶基礎，更驗證了國產 EDA 技術從「點狀突破」到「全流程貫通」的商業可行性。然而，隨著國產替代進入深水區，競爭的焦點已轉向技術壁壘更高、生態更封閉的數字晶片設計與製造類 EDA 領域，這將是決定國產 EDA 最終成敗的關鍵戰場。

6. 中國主要 EDA 公司技術優勢與市場地位對比

國產 EDA 廠商正從「點狀突破」向「平臺化」與「生態化」演進，形成以華大九天、概倫電子、廣立微三大上市公司為核心，合見工軟、芯華章等非上市公司在細分領域強力追趕的競爭格局，各家企業憑藉差異化技術路徑搶佔國產替代市場。

公司	核心優勢領域	2025 年關鍵業績指標	戰略動向與市場地位
華大九天	模擬/平板顯示全流程：國內唯一提供模擬電路設計全流程 EDA 工具系統的企業，覆蓋平板顯示、存儲電路設計。數字 EDA 攻堅：數字工具鏈覆蓋率快速提升，已接近 80%。	營收：13.25 億元 淨利潤：0.61 億元 研發費用佔比：64.84%	國內綜合龍頭，國內市場份額約 6-9%。通過擬收購芯和半導體，強化 Chiplet/3DIC 領域布局，構建「EDA+IP」生態。
概倫電子	製造類 EDA 與 DTCO：器件建模工具全球市佔率 26%，通過臺積電 3nm 認證。電路仿真工具 NanoSpice 通過三星 3/4nm 認證。設計-工藝協同優化（DTCO）方法論驅動。	營收：4.84 億元 淨利潤：0.34 億元（扭虧為盈） 研發費用佔比：63.61%	高端製造環節滲透，通過併購銳成芯微及納能微，打造「EDA+IP」一站式解決方案平臺，向設計端延伸。
廣立微	良率提升與測試：專注於成品率提升及電性監控全流程，提供 EDA 軟體與 WAT 測試設備協同的軟硬體解決方案。	營收：約 4.28 億元（前三季度） 淨利潤：約 0.37 億元（前三季度）	製造端 EDA 專家，通過收購 LUCEDA 進軍矽光晶片設計自動化（PDA）領域，拓展新的技術應用場景。
芯和半導體	Chiplet/3DIC 與系統級仿真：專注於射頻/高速仿真與先進封裝分析，其 3DIC Chiplet 平臺獲國際頭部企業認可。	非上市公司，財務數據未披露	先進封裝 EDA 領先者，技術填補國內系統級與封裝級 EDA 空白。華大九天擬收購其控股權。
合見工軟	數字前端驗證與高端 IP：聚焦數字晶片驗證全流程，提供硬體仿真、形式驗證等工具，並自主研發高端 IP。	非上市公司，財務數據未披露	數字驗證領域核心廠商，致力於打造覆蓋數字驗證、DFT、IP 的平臺型 EDA 企業，是國內數字 EDA 領域的重要力量。

商業模式分化與運營效率

中國 EDA 領先企業的商業模式呈現出清晰的分化路徑，並直接反映在運營效率上。

- **平臺化構建者（華大九天）**：以模擬全流程為基礎，逐步向數字、存儲、射頻等領域拓展，旨在打造覆蓋設計、製造、封裝的全流程平臺。其戰略核心是通過廣度構建生態護城河，但高研發投入和全流程布局也帶來了顯著的盈利壓力，2025 年淨利潤同比下滑 44.30%，反映出平臺化建設初期的高成本特徵。

德肯資產

- **生態化整合者（概倫電子）**：不追求全流程自研，而是聚焦於器件建模、電路仿真等高壁壘的「點工具」形成技術尖刀，再通過資本手段快速整合產業鏈。其核心邏輯是圍繞 DTCO 方法學，通過併購 IP 公司（銳成芯微、納能微），將核心 EDA 工具與成熟 IP 深度綁定，為客戶提供「工具+IP」的高附加值解決方案，實現從工具提供商向解決方案平臺的躍遷。
- **軟硬體協同專家（廣立微）**：獨闢蹊徑，從晶片製造的「後道」環節切入，將 EDA 軟體與晶圓級電性測試設備（WAT）相結合，形成獨特的軟硬體協同壁壘。這種模式使其能直接解決客戶在良率提升方面的核心痛點，業務粘性強。收購 LUCEDA 是其將核心能力向矽光等新興領域複製的關鍵一步。

運營效率方面，三家上市公司呈現出顯著差異。華大九天的營業周期為 305 天，顯示出行業龍頭較強的營運資本管理能力。概倫電子為 486 天，反映出其併購整合過程中資產周轉效率面臨挑戰。而廣立微的營業周期長達 557 天，這與其商業模式中硬體設備銷售佔比較高（2023 年佔比超 80%）直接相關，硬體業務的存貨和應收帳款周期天然長於純軟體授權業務。

7. 國際競爭格局：三巨頭與國內企業的實力對比

國際 EDA 三巨頭已構築起以「全流程平臺+IP 生態+AI 賦能」為核心的、難以逾越的商業護城河，而中國領先企業則通過在關鍵細分領域的「點」式突破，以極高的研發投入強度追趕，形成了與國際巨頭在財務模型和商業模式上的巨大鴻溝。

全球壟斷格局與技術壁壘

全球 EDA 市場呈現出高度集中的寡頭格局，新思科技（Synopsys）、楷登電子（Cadence）和西門子 EDA（Siemens EDA）合計佔據全球市場約 74% 的份額。這種格局的形成源於它們構建的多維技術及生態護城河。三巨頭均提供覆蓋從系統設計、功能驗證到物理實現和製造的完整工具鏈，這種「一站式」解決方案創造了極強的客戶粘性，因為單一環節的工具替換會破壞整個設計流程的協同性，成本高昂。

核心護城河：

- **全流程平臺化**：Synopsys 通過收購 Ansys，補齊了多物理場仿真能力，實現了貫穿「從晶片到系統」的完整解決方案。Cadence 則通過其「Intelligent System Design」戰略，深度整合 EDA、硬體和 IP，為客戶提供系統級設計能力。
- **IP 核深度綁定**：Synopsys 和 Cadence 不僅是 EDA 巨頭，也是全球領先的半導體 IP 供應商。通過將高質量的 IP 核（如 CPU、接口 IP 等）與其 EDA 工具深度集成，它們為客戶提供了「工具+IP」的打包解決方案，進一步提升了切換成本，構建了強大的生態壁壘。
- **AI 技術深度融合**：三巨頭正積極將 AI 技術融入核心工具以應對日益增長的設計複雜性。Synopsys 推出的 DSO.ai 平臺可將晶片設計周期從 24 個月縮短至 2 周，其 Synopsys.ai™ EDA 套件旨在通過 AI 優化整個設計流程。Cadence 同樣強調其 AI 驅動的 EDA 工具能夠顯著提升設計效率。
- **籤核工具鎖定**：在晶片設計的最終籤核（Sign-off）環節，三巨頭工具具有事實上的壟斷地位。例如，西門子 EDA 的 Calibre 系列工具在全球晶片籤核環節佔據超過 70% 的份額，物理驗證工具 Calibre 更是佔據全球籤核環節 70% 以上份額。晶圓代工廠（如臺積電）強製要求客戶使用指定的籤核工具進行生產流片，這使得設計公司無法輕易更換 EDA 供應商。

財務實力與商業模式對比

國際巨頭與中國領先企業在財務指標上存在數量級的差異，反映出兩者在商業成熟度、市場地位和盈利能力上的巨大差距。

財務指標 (FY2025)	Synopsys (國際巨頭)	Cadence (國際巨頭)	Siemens EDA (國際巨頭)	華大九天 (中國龍頭)	概倫電子 (中國代表)
營收規模	\$96.25 億 (FY2026 指引中點)	\$ 53 億	估計\$22-\$25 億	13.25 億元	4.84 億元
IP 業務收入	約17 亿 超 7 億	-	-	-	
淨利潤	高盈利水平，Non-GAAP 營業利潤率 ~41.0%	高盈利水平，淨利潤率 ~21.4%	-	0.61 億元	0.34 億元
研發投入強度	未披露具體比例，但規模巨大	強調戰略研發投入	未披露具體比例	研發費用 8.59 億元，佔營收 64.84%	研發費用 3.08 億元，佔營收 63.61%

商業模式鴻溝：

德肯資產

- **規模差距**：Synopsys 單家公司的年度營收即遠超所有中國 EDA 上市公司營收總和的數十倍。這種巨大的規模優勢使得國際巨頭能夠在研發、併購和生態建設上進行遠超中國同行的投入。
- **盈利能力**：儘管中國公司在報表毛利率上與國際巨頭相當（均在 85%-96% 之間），但其淨利潤極不穩定，華大九天 2025 年出現「增收不增利」現象，概倫電子扣非淨利潤仍為巨額虧損。這反映出它們尚處於高投入期，盈利能力受研發、股權支付等非經常性損益影響巨大。
- **研發投入**：中國公司為追趕技術差距，展現出極高的研發投入強度。概倫電子與華大九天 2025 年研發費用佔營收比重均超過 60%，遠超行業正常水平，這是其作為追趕者的必然選擇，但也對其短期盈利能力構成巨大壓力。

中國市場策略與競爭態勢演變

儘管三巨頭在中國市場佔據主導地位（市場份額超 70%），但其策略正因外部環境和內部競爭而調整。

- **中國市場依賴度**：中國市場是三巨頭的重要收入來源。中國區業務佔 Synopsys 總營收的 16%、Cadence 的 12%。美國在 2025 年 5 月對 7nm 以下 EDA 工具實施的出口管製及後續部分放開，直接影響三巨頭的在華業務，迫使其調整產品策略以應對管製風險。
- **市場份額變化**：受國產替代政策和本土企業崛起的影響，三巨頭在中國的市場份額正呈現回落趨勢。國內晶片設計公司，特別是頭部企業，在政策引導下開始逐步引入國產 EDA 工具進行驗證和替代，尤其是在成熟工藝節點和特定應用領域。
- **新興競爭領域**：在 AI for EDA 和 Chiplet/3DIC 等新興賽道，三巨頭憑藉其強大的研發能力和系統級視野（如 Cadence Integrity 3D-IC 平臺）繼續保持領先。但國內廠商如芯和半導體也宣布將戰略重心拓展至 STCO（系統技術協同優化）賽道，試圖在系統級設計這一新領域與國際巨頭展開競爭。

綜上，國際 EDA 三巨頭的壟斷地位根植於其深厚的全流程平臺、IP 生態綁定和 AI 技術先發優勢。中國 EDA 企業雖然在財務和技術積累上存在巨大鴻溝，但正憑藉極高的研發投入和國家戰略支持，在特定「點工具」和細分賽道上加速追趕，迫使國際巨頭在中國市場的壟斷格局出現鬆動跡象，為後續章節分析國內各家企業具體的技術突圍路徑提供了宏觀背景。

8. 概倫電子深度分析：技術、長線格局與市值

概倫電子的核心投資價值在於其從 DTCO 方法學的單點技術優勢，向「EDA+IP」平臺化生態躍遷的戰略企圖，但這一轉型的成功與否高度依賴於併購後的協同效應，而非簡單的營收並表。

8.1 核心技術優勢與產品矩陣

概倫電子的技術護城河並非寬泛的全流程覆蓋，而是深度聚焦於設計與製造協同優化（DTCO）方法學，並在連接設計與製造的關鍵環節形成了具備國際競爭力的單點工具優勢。其戰略核心在於，通過精準卡位器件建模和電路仿真，撬動整個晶片設計與製造的效率提升，從而在全球頭部客戶中站穩腳跟。

上海概倫電子股份有限公司

- **核心方法論**：以 DTCO（設計-工藝協同優化）理念驅動產品研發與布局，強調設計與製造的深度聯動，旨在提升晶片性能、功耗、面積與良率（YPPA）。
- **製造類 EDA**：以器件建模及驗證工具為核心，該業務在全球範圍內具備顯著競爭力，客戶覆蓋全球前十大晶圓代工廠中的九家。
 - **全球市場地位**：器件建模及驗證 EDA 工具在全球範圍內已形成穩固市場地位，得到全球領先晶圓廠的廣泛使用。
 - **先進工藝支持**：公司的器件建模及驗證工具在全球領先晶圓廠如臺積電、三星、聯電、格芯、中芯國際等先進工藝平臺開發中得到應用。
- **設計類 EDA**：以電路仿真及驗證工具為核心，已在全球存儲器晶片領域取得競爭優勢。
 - **市場突破**：在全球存儲器晶片領域取得較強競爭優勢，部分實現對全球領先企業的替代，客戶包括三星、美光、SK 海力士、長鑫存儲等國內外領先廠商。
 - **產品矩陣**：電路仿真及驗證 EDA 工具產品線包括高性能 SPICE 仿真器、FastSPICE 仿真器，以及針對存儲器晶片、模擬晶片和定製數字電路等不同應用的定製化仿真解決方案。
- **軟硬體協同**：通過自有的半導體器件特性測試系統（硬體）與 EDA 軟體（軟體）協同，為客戶提供數據驅動的解決方案，增強客戶粘性。

8.2 發展戰略與長線投資價值

概倫電子的長線價值在於其通過外延式併購，戰略性複製國際巨頭的「EDA+IP」商業模式，旨在突破國產 EDA 廠商普遍面臨的生態壁壘，實現從工具提供商到一站式解決方案平臺的價值重估。這一戰略的核心在於技術與商業的閉環協同，而非簡單的業務疊加。

併購驅動的生態躍遷：公司於 2025 年啟動對銳成芯微及納能微的併購，是其戰略升級的關鍵一步。此舉旨在構建「EDA 工具+半導體 IP」的雙引擎模式，打通從晶片前端工具支撐到後端智慧財產權賦能的全鏈條能力。銳成芯微擁有覆蓋全球 30 多家晶圓廠、5nm~180nm 等多種工藝類型的 1000 多項物理 IP，與概倫電子的 EDA 工具整合後，有望形成協同效應：概倫的 EDA 工具為 IP 研發提供支撐，而銳成芯微的 IP 則為 EDA 工具研發提供數據支持，並加速 EDA 工具的客戶導入。

DTCO 方法學的持續深化：公司始終將 DTCO 作為核心驅動力，通過將自動化、並行加速、雲計算等先進方法學與 EDA 產品結合，幫助客戶將工藝平臺開發周期從數月縮短至數周。這一方法學在後摩爾時代，隨著工藝演進放緩、系統級設計複雜度提升，其重要性正日益凸顯。

全球化與國產替代雙線並行：概倫電子堅持全球化戰略定位，通過服務海外掌握最前沿半導體工藝的頭部客戶，以保持自身產品與技術的先進性。同時，受益於國內半導體供應鏈自主可控的需求，其境內業務增長迅速。2025 年，公司境內收入達 3.63 億元，同比增長 19.38%，佔總營收比重提升至 76.24%，顯示出其在國產替代浪潮中的核心受益地位。

8.3 財務表現與市值分析

概倫電子的財務表現呈現出營收穩健增長與盈利能力尚不穩固並存的特徵，其市值邏輯已從單純的 EDA 業務估值，轉向對「EDA+IP」併購完成後協同效應的預期定價。

營收與利潤表現：

德肯資產

- **2025 年業績創新高**：2025 年，公司實現營收 4.84 億元，同比增長 15.41%；歸屬於上市公司股東的淨利潤 0.34 億元，實現扭虧為盈。該營收與淨利潤規模均創下自 2021 年 12 月上市以來的最高紀錄。
- **主業增長穩健**：核心的 EDA 軟體授權業務在 2025 年實現收入 3.48 億元，同比增長 22.05%，顯示出主業的強勁增長動力。
- **盈利能力仍待加強**：儘管淨利潤扭虧，但 2025 年扣除非經常性損益的淨利潤仍為-5956.76 萬元，表明公司主營業務尚未形成穩定的自我造血能力。2026 年第一季度，公司淨利潤為-0.12 億元，同比轉虧，主要受交易性金融資產公允價值變動收益減少影響。
- **併購後的財務預期**：根據備考審閱報告，收購銳成芯微及納能微後，上市公司 2025 年 1-9 月的營業收入將從 1.88 億元增至 3.45 億元，增幅達 83.05%。但交易完成後，因收購產生的無形資產攤銷可能對併購後的每股收益造成短期負面影響。

市值與估值水平：

截至 2026 年 4 月 15 日，公司總市值約為 142.69 億元。其估值水平介於國內外同業之間，反映了市場對其成長潛力的期待。

公司	核心業務	市值/估值指標	估值邏輯
概倫電子	製造類 EDA、電路仿真、IP（併購後）	EV/S（截至 2025 年 3 月 31 日）：10.65x	市場正對其「EDA+IP」平臺化轉型進行定價，預期併購能帶來營收規模的跨越式增長和生態協同效應。
華大九天	模擬/平板顯示全流程 EDA	EV/S（截至 2025 年 3 月 31 日）：32.12x	作為國內模擬 EDA 龍頭，享有更高的市場溢價，其全流程覆蓋能力構成了估值基礎。
廣立微	良率分析、測試設備、WAT 測試機	EV/S（截至 2025 年 3 月 31 日）：9.62x	聚焦於製造端的良率提升和電性測試，軟硬體協同，市場給予其相對穩健的估值。
Synopsys	EDA、IP、系統集成	P/E (TTM, 2025)：約 82.68x	全球 EDA 巨頭，成熟的「EDA+IP」商業模式、高利潤率和高研發投入構築了強大的護城河，支撐其高估值。
Cadence	EDA、IP、軟體	P/E (TTM, 2025)：高 P/E 倍數	與 Synopsys 類似，憑藉其在數字晶片設計全流程和 IP 領域的領導地位，享有高估值。

概倫電子的市值分析揭示了其核心投資邏輯的演變。其原有的技術優勢已在營收增長中得到體現，但未來的市值空間則更大程度上取決於其對銳成芯微的整合成效。若能成功實現「EDA+IP」的深度協同，其平臺價值將得到重估，有望向國際巨頭的商業模式靠攏；反之，若整合不及預期，其高估值將面臨回調壓力。這一戰略轉型的成敗，直接導向了下一章對行業整體風險因素的評估。

9. 機構配置比例、市場情緒與風險因素

機構對 EDA 板塊的配置呈現高度集中的「龍頭溢價」特徵，而高研發投入與戰略性虧損是國產廠商追趕期的普遍常態，其背後隱藏的技術迭代、併購整合與國際政策的多重風險，決定了投資該領域必須具備極高的風險容忍度。

機構配置與市場情緒：共識聚焦龍頭，外資回流科技賽道

機構持倉特徵：高度集中於龍頭，呈現「抱團」趨勢。根據 2025 年 Q1 基金持倉數據，半導體板塊整體持倉市值佔比提升至 11.01%，環比增加 1.67 個百分點，顯示出機構對半導體自主可控主線的認可。然而，這種配置在 EDA 行業內部分化顯著，機構共識高度聚焦於龍頭華大九天。其前十大流通股股東中，不僅包括國家集成電路產業投資基金（大基金）等國家隊，還吸引了諾安成長、銀河創新成長等多家知名公募基金。相比之下，概倫電子和廣立微的機構投資者則以產業資本和特定風險偏好的基金為主，反映出市場對 EDA 這一高壁壘行業的投資邏輯傾向於選擇確定性最高的龍頭企業。

外資流向：QFII 等長線資金正加大對 A 股硬科技賽道的配置。2026 年一季度，北向資金淨流入創下歷史同期新高，外資機構如高盛、摩根史坦利明確表示看好中國半導體領域。QFII 的持倉邏輯正從傳統的消費、金融向高端製造與硬科技傾斜，偏好具備技術壁壘和業績確定性的細分行業龍頭。EDA 作為半導體產業鏈最上遊、技術壁壘最高的環節，符合外資「新質生產力」的配置方向，預示著未來外資可能成為 EDA 板塊重要的增量資金來源。

核心風險因素：高投入長周期的行業共性與個體差異

國產 EDA 企業普遍面臨高研發、長周期、盈利難的挑戰，同時還需應對技術、市場和政策的不確定性。華大九天 2025 年 H1 淨利潤同比下滑 91.90%，概倫電子 2024 年扣非淨利潤為 -8948.67 萬元，均體現了行業在追趕期的「戰略性虧損」共性。然而，各公司還面臨獨特的風險。

概倫電子

- **盈利質量隱憂：**2025 年公司實現淨利潤 0.34 億元，但扣除非經常性損益後仍為虧損，其盈利高度依賴政府補助、金融資產公允價值變動等非主營項目。2026 年 Q1 淨利潤轉負，主要原因即為金融資產公允價值變動收益減少，暴露了其業績的脆弱性。
- **商譽減值風險：**公司通過併購（如博達微、銳成芯微）加速構建「EDA+IP」生態，導致商譽持續累積。交易報告書提示，併購後商譽佔淨資產比例可能高達 44.93%。一旦被收購標的業績不達預期，巨額商譽減值將直接吞噬公司利潤。
- **營業周期過長：**高達 486 天的營業周期，遠超華大九天的 305 天，反映出其在存貨管理和應收帳款回收效率上的潛在風險，對現金流構成持續壓力。

華大九天

- **客戶集中度風險：**前五大客戶銷售佔比達 30.58%，對少數頭部客戶的依賴使其業績易受單一客戶資本開支或設計項目波動的影響。
- **高額股權激勵費用侵蝕利潤：**2025 年上半年高達 1.04 億元的股權激勵費用是導致其淨利潤大幅下滑的核心因素之一。為吸引和留住人才而實施的大規模激勵計劃，短期內將持續對表觀利潤形成壓力。
- **併購整合不及預期風險：**公司曾計劃收購芯和半導體以強化 3DIC 領域布局，但最終終止。這凸顯了在通過外延式擴張補齊工具鏈的過程中，存在標的估值、技術整合等多方面的不確定性。

行業共性風險

- **技術迭代風險：**國際三巨頭（Synopsys, Cadence, Siemens EDA）正加速將 AI 技術融入 EDA 全流程（如 Synopsys.ai, Cadence.ai）。國內廠商若不能在「AI for EDA」這一新範式上快速跟進，恐將面臨技術代差被進一步拉大的風險。
- **國際政策變動風險：**美國對華 EDA 工具的出口管製政策呈現多變狀態，雖然為國產替代創造了機遇，但也可能導致國內晶片設計公司因無法獲得先進位程的驗證工具而放緩對國產 EDA 的採購節奏，形成短期衝擊。

德肯資產

- **市場競爭加劇風險：**國內 EDA 市場呈現「外強內育」格局，國際三巨頭通過「捆綁銷售」和長期服務協議鎖定頭部客戶。同時，合見工軟、芯華章等非上市公司在細分領域（如數字驗證）的快速崛起，也加劇了國內市場的競爭態勢。

10. 核心結論與投資策略：聚焦單點破局者，把握生態整合機遇

本報告系統分析了 2026 下半年至 2028 年中國 EDA 行業的宏觀驅動力、各細分賽道國產替代的緊迫性、國內外主要廠商的競爭格局，並深度剖析了核心標的概倫電子。基於以上研究，我們得出以下核心結論與投資策略。

10.1 核心趨勢：國產替代進入攻堅期，結構性機遇凸顯

2026 至 2028 年，中國 EDA 行業將在外部政策倒逼與內部新興技術需求拉動的雙重作用下，繼續保持顯著高於全球市場的「中國加速度」。然而，國產替代的主戰場已從技術相對成熟、滲透率較高的模擬/射頻領域，轉向技術壁壘極高、生態壟斷堅固的核心攻堅區。

兩大細分賽道將決定未來國產 EDA 的成敗，並孕育最大的投資機遇：

1. **製造類 EDA (DTCO)**：作為連接晶片設計與製造的咽喉要道，該領域直接關係到國內先進位程的自主上限。其中，器件建模與 OPC（光學鄰近效應校正）是「卡脖子」最嚴重的環節，國產化需求最為迫切。
2. **Chiplet/3DIC 協同設計 EDA**：作為後摩爾時代的新增長極，該賽道催生了系統級設計的新需求。由於國際巨頭在此領域的布局尚未形成絕對壟斷，這為具備前瞻性技術布局的國產廠商提供了「換道超車」的戰略機遇。

10.2 投資邏輯演變：從「全流程覆蓋」到「單點突破與生態整合」

在國產替代的攻堅階段，市場過去的投資邏輯傾向於尋找能夠複製國際巨頭全流程模式的「全能選手」。然而，本報告認為，未來 2-3 年的核心投資機會將更多地出現在具備以下特徵的「差異化玩家」身上：

- **單點技術具備全球競爭力**：在製造類 EDA、數字籤核與驗證等關鍵「卡脖子」環節，擁有經過國際市場驗證、可直接對標國際巨頭的核心技術。這種技術「尖刀」是撬動國產替代的基石。
- **具備構建生態的戰略能力**：單純的點工具優勢難以穿透國際巨頭構建的「全流程+IP」生態壁壘。因此，能夠通過戰略併購，將核心 EDA 工具與半導體 IP 深度綁定，快速構建「EDA+IP」一站式解決方案平臺的企業，將實現從工具提供商到生態賦能者的價值重估。

這一邏輯的轉變，意味著投資重點應從關注工具鏈的「廣度」，轉向聚焦關鍵節點的「深度」與商業模式的「厚度」。

10.3 賽道與標的分析：概倫電子——具備全球競爭力的破局者

基於上述投資邏輯，我們對 A 股核心 EDA 公司進行對比分析，識別具備最大預期差的投資標的。

- **華大九天**：作為國內 EDA 龍頭，其模擬/平板顯示全流程覆蓋能力已獲市場充分認知，是國產替代的壓艙石。其穩健的增長路徑和龍頭地位已基本反映在當前的估值水平中。
- **廣立微**：其在良率提升和電性測試領域的「軟硬體協同」模式構築了獨特的護城河，是細分賽道的隱形冠軍。但其核心業務市場空間相對有限，在撬動整個國產 EDA 格局方面的戰略價值有待觀察。
- **概倫電子**：本報告的核心關注點，其投資價值在於「單點技術優勢 + 生態整合潛力」的組合。
 - **單點技術全球領先**：概倫電子在製造類 EDA 核心的器件建模與電路仿真領域，已建立起全球競爭力（全球市佔率 26%，通過臺積電 3nm 認證），其技術實力得到了全球頂級晶圓廠的驗證。這是其在國產替代浪潮中最堅實的護城河。
 - **「EDA+IP」戰略重塑價值**：公司通過併購銳成芯微等 IP 公司，正戰略性複製國際巨頭的成功路徑，構建「EDA+IP」雙引擎模式。這一戰略若能成功實現協同，將極大增強其客戶綁定能力和平臺價值，是其實現非線性增長、重塑估值體系的核心催化劑。

10.4 2026-2028 年 A 股 EDA 投資策略與建議

展望未來，EDA 作為半導體產業鏈最上遊、技術壁壘最高的核心環節，其戰略價值將持續凸顯。機構投資者對該領域的配置意願強烈，但共識高度聚焦於龍頭，同時也為具備獨特競爭優勢的二線公司留下了價值發現的空間。

德肯資產

綜合建議：

在 2026 下半年至 2028 年的投資窗口，建議重點關注並配置 **概倫電子（688206.SH）**。其核心優勢在於，它不僅是國產替代的核心標的，更是一個具備全球競爭力的技術破局者。相較於市場共識明確的「全流程」龍頭，概倫電子在關鍵製造環節的全球領先地位，以及通過「EDA+IP」生態整合實現平臺躍遷的巨大潛力，構成了當前時點下最強的預期差和投資吸引力。

風險提示：

投資國產 EDA 板塊必須正視其固有的高風險屬性。所有參與者均面臨高研發投入導致的盈利周期長、國際巨頭技術迭代、以及國際政策變動等共性風險。對於概倫電子而言，其核心風險點在於：

1. **併購整合不及預期**：對銳成芯微的併購是其戰略升級的關鍵，若後續整合不力，無法實現「EDA+IP」的深度協同，其平臺化戰略將面臨挑戰。
2. **商譽減值風險**：持續的併購積累了較高的商譽，若被收購公司未來業績不達標，可能引發商譽減值，對淨利潤造成重大衝擊。
3. **盈利能力不穩定**：公司主營業務尚未形成穩定的自我造血能力，扣非淨利潤持續為負，短期業績仍可能受非經常性損益影響而出現波動。

